

DENEY NO : 1

DENEYİN ADI : SAYISAL MANTIK KAPILARI

DENEYİN AMACI : SAYISAL MANTIK KAPILARININ
DAVRANIŞLARININ BELİRLENMESİ

GEREKLİ MALZEMELER:

7400 Dört adet 2 girişli VE DEĞİL (NAND) kapısı
7402 Dört adet 2 girişli VEYA DEĞİL (NOR) kapısı
7404 Altı adet tersleyici (Inverter)
7408 Dört adet 2 girişli VE (AND) kapısı
7432 Dört adet 2 girişli VEYA (OR) kapısı
7486 Dört adet 2 girişli Özel-VEYA (XOR) kapısı
Deneyde kullanılacak led, direnç, kondansatör vb malzemeler

GENEL BİLGİ:

TTL (Transistor-Transistor Logic) Tümlleşik Devreleri

TTL tümlleşik devreleri, sayısal elektronikte yaygın olarak kullanılan ve çift kutuplu (bipolar) transistör tekniği kullanılarak üretilmiştir. Belli başlı özellikleri şunlardır:

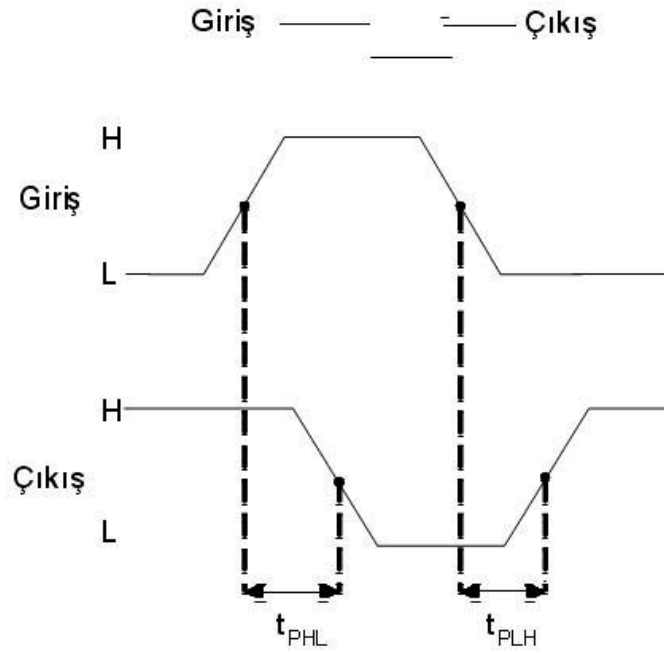
- İsimleri 74 ile başlar. (7400, 74193 v.b.)
- TTL tümlleşiklerinin çıkışları 10 ayrı TTL elemanını sürebilir.
- 5 volt besleme gerilimi ile çalışırlar.
- Yayılım gecikme süreleri azdır.
- Mantık 1 seviyeleri yaklaşık 2,4V...5 V arasındadır.
- Mantık 0 seviyeleri yaklaşık 0V...0,8 V arasındadır.
- Güç harcamaları fazladır.

Yayılım Gecikmesi (Propagasyon Delay) lojik devrelerde karşılaşılan en önemli karakteristiklerden biridir. Lojik devrenin veya kapının hız limitleri bu karakteristik ile belirlenir. Lojik devrelerde kullanılan yüksek hızlı veya düşük hızlı terimleri yayılım gecikmesi referans alınarak belirlenir. Eğer bir lojik devrenin veya kapının yayılım gecikmesi ne kadar kısa ise devrenin veya kapının hızı o kadar yüksektir.

Yayılım gecikmesi sayısal devrenin veya kapının girişlerindeki değişime bağlı olarak çıkışta meydana gelen değişim arasındaki zaman farkıdır. Mantık kapılarında iki yayılım gecikmesi süresi tanımlanır. (TTL için yaklaşık 5 nano sn'dir)

t_{PHL} : Çıkış sinyalinin Lojik-1'den Lojik-0'a geçme süresi. Bu süre giriş sinyali üzerinde belirlenen genel bir referans noktası ile çıkış sinyali üzerindeki aynı referans noktası arasındaki fark olarak belirlenir.

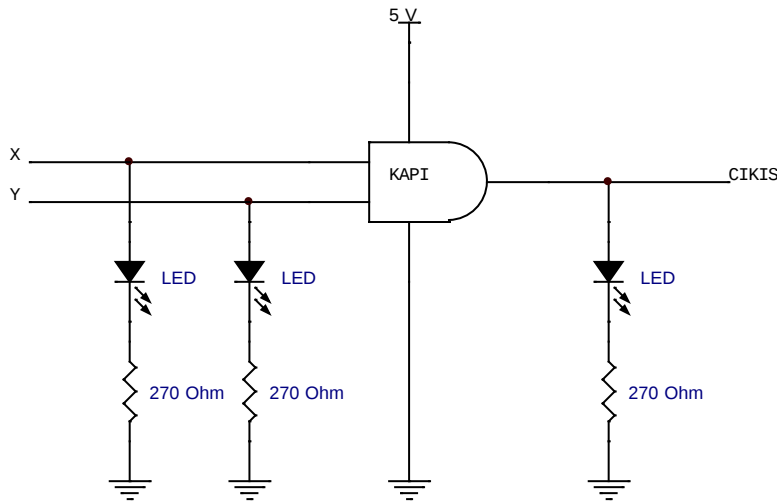
t_{PLH} : Çıkış sinyalinin Lojik-0'dan Lojik-1'e geçme süresi. Bu süre giriş sinyali üzerinde belirlenen genel bir referans noktası ile çıkış sinyali üzerindeki aynı referans noktası arasındaki fark olarak belirlenir.



Bir DEĞİL kapısında yayılım gecikme süreleri

DENEYİN YAPILIŞI :

Bilgi: 7400 entegresinin içerisinde dört adet birbirinden bağımsız 2 girişli NAND kapısı vardır. Gerçekleştirilmek istenen devreye göre bu kapılardan sadece birinin kullanılması gerekebilir. Bu durumda entegrenin Vcc besleme voltajı verilmeli, kullanılacak olan kapının girişleri kullanılmalı diğerleri kullanılmamalıdır. Bu örnek tüm diğer dijital mantık entegreleri için de geçerlidir.

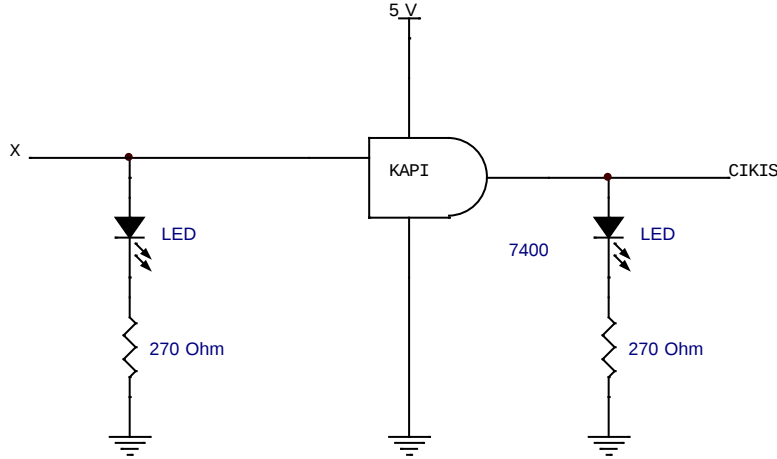


Şekil 1. Kurulacak devre şeması

X	Y	ÇIKIŞ
0	0	
0	1	
1	0	
1	1	

Tablo 1. Uygulanacak girişler

- 1) 7400 entegresi ile Şekil 1.deki devreyi kurunuz. Tablo 1.de verilen giriş değerlerine karşılık çıkış değerlerini not ediniz. (7400 içerisindeki yalnızca bir kapının kullanılması yeterlidir)
- 2) 7402 entegresi için adım 1'deki işlemlerin aynısını tekrar edin.
- 3) 7408 entegresi için adım 1'deki işlemlerin aynısını tekrar edin.
- 4) 7432 entegresi için adım 1'deki işlemlerin aynısını tekrar edin.
- 5) 7486 entegresi için adım 1'deki işlemlerin aynısını tekrar edin.
- 6) 7404 entegresi ile Şekil 2.deki devreyi kurunuz. Tablo 2.de verilen giriş değerlerine karşılık çıkış değerlerini not ediniz.

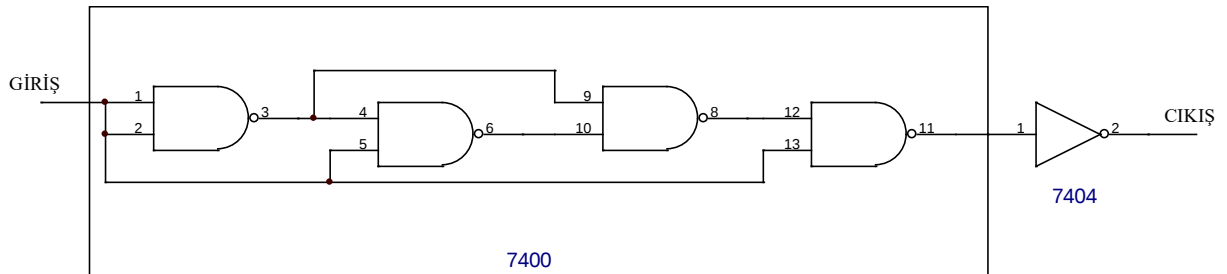


Şekil 2. Tersleyici devre için deney şeması

X	ÇIKIŞ
0	
1	

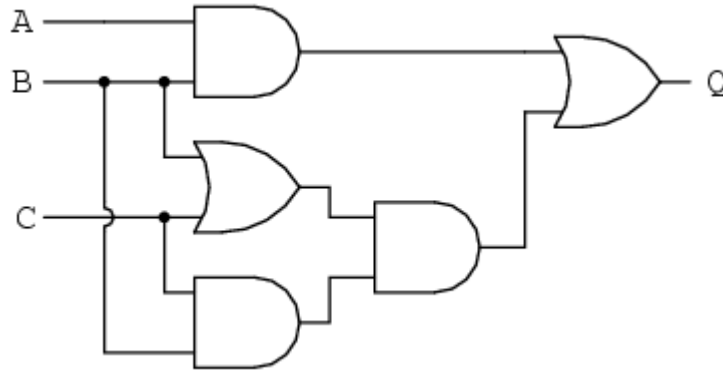
Tablo 2. Adım 7 için uygulanacak girişler

- 7) Şekil 3 teki devreyi kurunuz (Bunun için 1 adet 7400 ve 7404 yeterlidir). Girişten 100KHz ve 1MHz kare sinyal vererek; osiloskopta giriş ve çıkışa iki kanal da bağlı iken lojik devreye ait toplam yayılım gecikmelerini bulmaya çalışınız (Giriş ve çıkış sinyallerini aynı anda görmek için osiloskobun “mode” ayarını “dual”e getiriniz).



Şekil 3. Adım 7 için devre şeması

- 8.) Şekil 4 ‘teki devrede, devreyi ifade eden fonksiyonu bulunuz ve doğruluk tablosunu oluşturunuz.
9.) Bulduğunuz bu fonksiyonu Boolean Cebri kullanarak, en az sayıda kapı kullanılacak şekilde, sadeleştiriniz.
10.) Sadeleştirdiğiniz fonksiyonu board üzerinde kurarak devreyi gerçekleştiriniz ve doğruluk tablosunu oluşturunuz.



Şekil- 4

- 11.)Yukarıdaki adımların hepsini Proteus programında çalıştırarak, elde ettiğiniz sonuçları, laboratuvar ortamında ölçtüğünüz sonuçlarla karşılaştırarak raporda adım adım (tek tek) not ediniz.